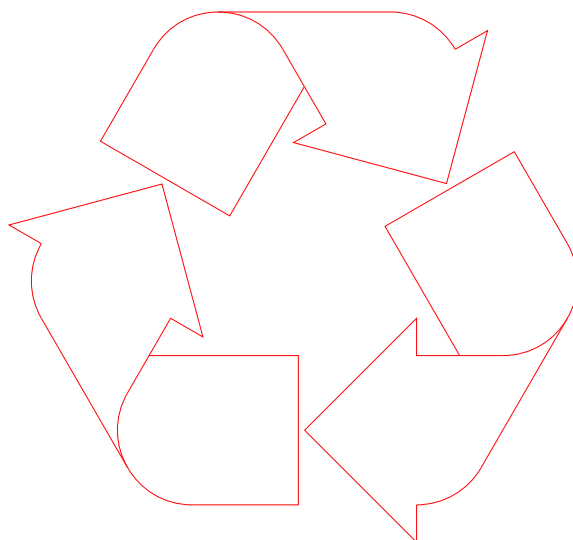
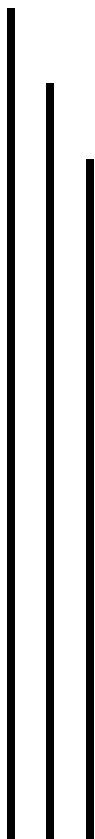


Famille Logique

J. L. MAYORQUIM



Cergy, 3 Décembre 2004

Familles Logiques

J. L. MAYORQUIM

mayorquim@eisti.fr

Ce document est divisé en deux parties. La première partie présente les quatre principales caractéristiques et le calcul de chacune de ces caractéristiques à l'aide des informations du *DATABOOK*. La deuxième partie présente les deux grandes familles logiques et leurs sous-familles, puis les compare entre elles à l'aide des quatre caractéristiques. L'objectif est donc de comparer les performances des sous-familles à l'aide des caractéristiques présentées dans le *DATABOOK* et non de comprendre le pourquoi de ces performances.

1.1 Introduction

En vous introduisant aux familles logiques et à leurs caractéristiques, l'objectif principal est de mieux vous faire comprendre le contenu et la recherche dans un *DATABOOK*. En effet, lorsqu'un concepteur désire connaître les caractéristiques d'un circuit **Complementary Metal Oxide Silicium - CMOS** quelconque, il trouve en général cette information dans le *DATABOOK*. Chaque compagnie (Tableau 1.1.1) qui produit des circuits intégrés logiques et linéaires (ampli-op, convertisseurs analogique/numérique et numérique/analogique, circuits combinatoires, circuits séquentiels, mémoires, etc) dans une technologie donnée **Transistor Transistor Logic - TTL** ou *CMOS* produit également un *DATABOOK* correspondant pour spécifier les caractéristiques.

Tableau 1.1.1 Codes utilisés par les fabricants pour identifier leurs produits.

Générique	Organisation
<i>AD</i>	Analog Devices, Incorporated
<i>CA</i> et <i>CD</i>	RCA Solide State Divison
<i>MC</i>	Motorola Semiconductor Corporation
<i>SM, TA, TL, TS, TSM</i>	Texas Instruments Incorporated

Les fabricants de matériaux électroniques ont adoptés différentes méthodes au niveau de la conception des circuits, ce qui se traduit par la commercialisation d'une série de familles concurrentes de circuits logiques. Parmi ces familles, nous trouvons les logiques, comme l'illustre le Tableau 1.1.2.

Tableau 1.1.2 *Famille logique.*

Famille	Conditions
Logique à Résistances et Transistors - RTL	Technologie désuète.
Logique à Diodes et Transistors - DTL	Technologie désuète.
Logique Transistor-Transistor - TTL	Transistor bipolaire.
Logique par Couplage d'Émetteur - ECL	Technologie désuète.
Logique MOS Complémentaire - CMOS	Métal oxyde semi-conducteur avec transistor à effet de champ.
BICMOS (mélange de ECL et CMOS)	

La famille logique décrit le type de circuit utilisé pour effectuer les opérations logiques de base, i.e. *ET*, *OU*, *NON*, *NON – OU*, *NON – ET*, *OU Exclusif* et le *NON OU Exclusif*. Étant donné les portes universelles, il n'est pas nécessaire qu'une famille logique produise toutes ces portes. Dans la conception d'un circuit intégré, le coût dépend directement de l'espace requis par un élément.

Il est très difficile d'intégrer des condensateurs et des résistances, et beaucoup plus facile d'intégrer et de miniaturiser les transistors. Par conséquent, les technologies *TTL*, *ECL*, *CMOS* et *BICMOS* sont de nos jours les plus populaires. Nous présenterons les familles logiques à la section 1.2 et 1.3, mais il est maintenant essentiel de vous initier aux caractéristiques servant à décrire et à comprendre les familles logiques et les circuits de commutation.

1.1.1 Caractéristiques des familles logiques

Malgré le grand nombre de circuits intégrés, la terminologie utilisée est heureusement presque normalisée. Nous utilisons principalement 4 caractéristiques pour comparer les familles ou circuits logiques :

- ① Marge de bruit ;
- ② Délai de propagation ;
- ③ Dissipation de puissance ;
- ④ Sortance.

Pour définir certaines de ces caractéristiques, nous devons utiliser les paramètres de courants et tensions.

DÉFINITION 1.1.1 ($V_{IL_{max}}$)

Tension d'entrée niveau BAS : le niveau de tension nécessaire pour avoir un 0 logique en entrée. Toute tension supérieure à ce niveau n'est pas considérée comme un état BAS par le circuit logique.

DÉFINITION 1.1.2 ($V_{OL_{max}}$)

Tension de sortie niveau BAS : le niveau de tension à la sortie d'un circuit logique correspondant à l'état logique 0. La valeur maximale de V_{OL} est généralement spécifiée.

DÉFINITION 1.1.3 ($V_{IH_{min}}$)

Tension d'entrée niveau HAUT : le niveau de tension nécessaire pour avoir un 1 logique en entrée. Toute tension inférieure à ce niveau n'est pas considérée comme un état HAUT par le circuit logique.

DÉFINITION 1.1.4 ($V_{OH_{min}}$)

Tension de sortie niveau HAUT : le niveau de tension de la sortie d'un circuit logique correspondant à l'état logique 1. La valeur minimale de V_{OH} est généralement spécifiée.

DÉFINITION 1.1.5 ($I_{IL_{max}}$)

Courant maximum d'entrée niveau BAS: le courant maximal requis à la borne d'entrée pour avoir une tension niveau bas.

DÉFINITION 1.1.6 ($I_{OL_{max}}$) *Courant maximum de sortie niveau BAS : le courant maximal qu'une sortie peut fournir au niveau bas lorsqu'elle produit une tension inférieure ou égale à $V_{OL_{max}}$.*

DÉFINITION 1.1.7 ($I_{IH_{max}}$)

Courant maximum d'entrée niveau HAUT : le courant maximal requis à la borne d'entrée pour avoir une tension niveau haut.

DÉFINITION 1.1.8 ($I_{OH_{max}}$)

Courant maximum de sortie niveau HAUT : le courant maximal qu'une sortie peut fournir au niveau haut lorsqu'elle produit une tension supérieure ou égale à $V_{OH_{min}}$.

1.1.1.1 Marge de bruit

L'immunité aux bruits d'un circuit logique définit l'aptitude du circuit à tolérer des tensions parasites sur ses entrées.

DÉFINITION 1.1.9 (BRUIT)

Tensions parasites introduites dans les fils de raccordement des circuits logiques par des champs électriques et magnétiques parasites.

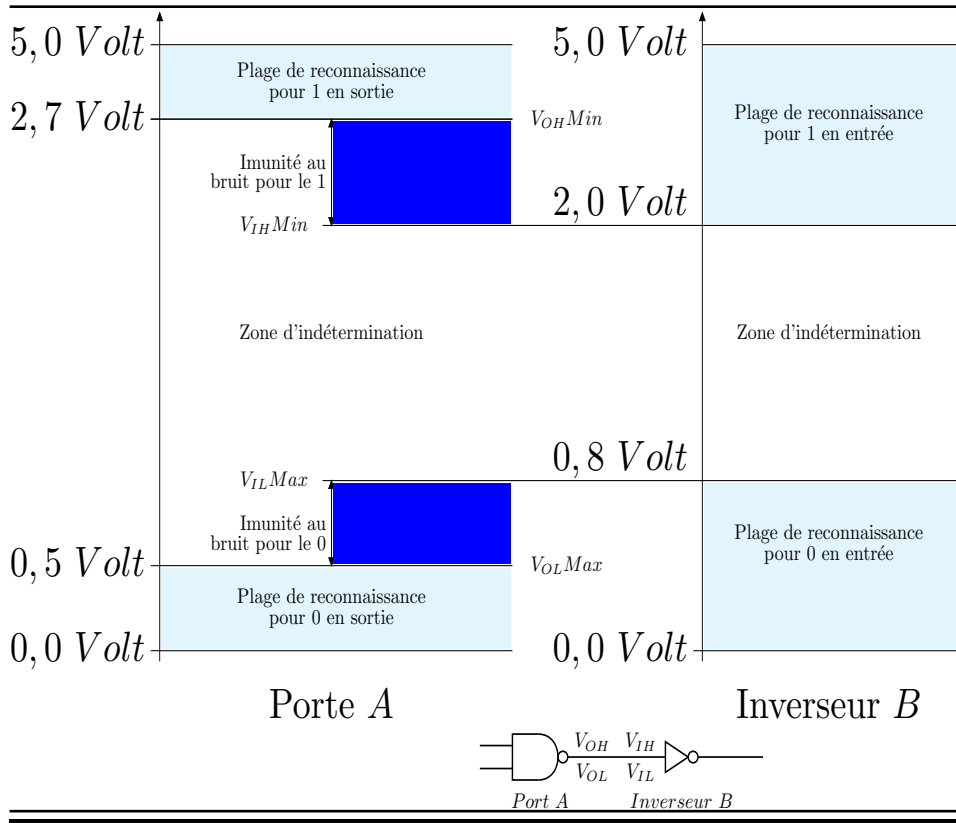
Nous définissons donc :

$$\text{Marge de bruit état HAUT} = M_H = V_{OH_{min}} - V_{IH_{min}}$$

$$\text{Marge de bruit état BAS} = M_B = V_{IL_{max}} - V_{OL_{max}}$$

La Figure 1.1.1 présente un exemple de marge de sensibilité aux bruits.

Figure 1.1.1 Connexion entre deux portes et tensions correspondantes pour des circuits TTL-LS.



DÉFINITION 1.1.10 (DÉLAI DE PROPAGATION)

Le temps requis pour qu'un circuit change de niveau logique.

DÉFINITION 1.1.11 (DISSIPATION DE PUISSANCE OU CONSOMMATION)

La puissance dissipée par un circuit intégré est généralement spécifiée par le courant I_{CC} , tiré de l'alimentation V_{CC} (pour les *TTL*) et V_{DD} (pour les *CMOS*).

Donc, la puissance réelle est $P = I_{CC} \times V_{CC}$ pour *TTL*.

Dans le cas de nombreux circuits, I_{CC} varie en fonction des états logiques. Nous avons donc I_{CC_H} et I_{CC_L} . Nous obtiendrons donc, la puissance moyen de la façon suivante :

$$P_{moy} = \frac{I_{CC(moy)} \times V_{CC}}{2}.$$

Donc, la puissance dissipée moyenne pour tout le circuit intégré. Si nous désirons connaître la puissance dissipée par une seule porte, nous devrions diviser $I_{CC(moy)}$ par le nombre de portes présentes à l'intérieur du circuit.

1.1.1.2 Sortance (fan-out)

Nombre maximal d'entrées logiques standards qui peuvent être pilotées sans problèmes par une sortie. Par exemple, lorsqu'il est indiqué qu'une porte logique a une sortance de 10, cela signifie qu'elle peut piloter 10 entrées logiques standards. La sortance est calculée à partir des courants $I_{IL_{max}}$, $I_{OL_{max}}$, $I_{IH_{max}}$ et $I_{OH_{max}}$. Nous avons besoin de savoir comment calculer la sortance à partir de ces 4 courants. Pour l'instant, considérez que la sortance maximale pour un circuit de type *TTL* est de 10, tandis que celle d'un circuit type *CMOS* est de 50. Notez aussi que dans le cas *CMOS*, le fonctionnement doit se faire en basse fréquence, soit ≤ 1 MHz. Si cette fréquence augmente, la sortance doit diminuer, car sinon, c'est le retard de propagation qui augmentera.

1.2 Famille et sous-familles TTL

Nous avons vu en début de la session, le fonctionnement du transistor bipolaire en mode commutation. Ce transistor est l'élément de base des circuits *TTL*. Comme mentionné au début de cette documentation. Nous n'aborderons pas le fonctionnement interne des circuits *TTL*, cependant il faut connaître leurs sous-familles et leurs caractéristiques. La section courante et la suivante présentent les sous-familles *TTL* et *CMOS*, leurs caractéristiques de base ainsi que les lettres associées à ces sous-familles. Ces explications permettront de mieux comprendre la structure des *DATABOOKS*. Par exemple, le circuit 74HC00 représente une porte *NONET* (00) de la famille *CMOS* (*C*) et plus précisément de la sous-famille *CMOS* à vitesse élevée (*H*). De la même façon, le 74LS00 représente une porte *NONET* (00) de la famille *TTL*, et plus précisément de la sous-famille *Schottky* (*S*) à basse puissance (*L*).

1.2.1 TTL Standard, série 74

En 1964, la Société *Texas Instruments*® lançait la première série de circuits intégrés *TTL*, la série 74, sans doute la famille la plus utilisée de toutes les familles logiques intégrées. Dans cette section, nous commençons par examiner les caractéristiques électriques de la série standard 74. Par la suite, nous présentons les autres séries *TTL*. Notez encore une fois, que le but est de comparer et non de comprendre en détail les techniques de fonctionnement.

Pour la série standard 74, le temps de propagation typique est de l'ordre de 10 ns/porte et la dissipation de puissance de 10 mW/porte. De plus, ce type de circuit tout comme la plupart des sous-familles *TTL* de la série 74, a une sortie dite de type **totem pole**. Nous appelons totem pole, l'étage vertical de sortie.

1.2.2 Low-Power TTL (faible consommation), série 74L

L'utilisation de résistances plus élevées que dans le circuit standard permet une dissipation d'énergie beaucoup plus petite (1 mW/porte), donc une plus faible consommation ; par contre, le temps de propagation est augmenté (33 ns/porte).

1.2.3 High-Speed-TTL (rapide), série 74H

L'utilisation de résistances plus petites que dans le circuit standard ainsi que d'un *DARLINGTON* pour réduire le temps de propagation (environ 6 ns/porte) ; par contre, la dissipation d'énergie est plus élevée (22 mW/porte).

1.2.4 Schottky TTL, série 74S

L'opération des transistors en saturation cause un délai de déclenchement (**STORAGE-TIME DELAY**) dégradant ainsi, le temps de propagation. Nous pouvons éviter cet effet indésirable en plaçant une diode appelée **SCHOTTKY BARRIER DIODE** entre la base et le collecteur, pour éviter de polariser directement la jonction base-collecteur.

1.2.5 Low-Power Schottky TTL (Schottky faible consommation), série 74LS

La famille **Low-Power Schottky TTL** constitue un excellent compromis entre les familles **Low-Power TTL** (74L) et **Schottky TTL** (74S). Le temps de propagation est d'environ 9 ns/porte et la dissipation d'énergie de 2 mW/porte.

1.2.6 Advanced TTL Schottky (74AS) et Advanced Low Power Schottky (74ALS)

De récentes percées dans la conception des circuits intégrés ont conduit à la mise au point de nouvelles séries *TTL* améliorées : la série **Schottky** avancée (74AS) et la série **Schottky** avancée faible consommation (74ALS). La série 74AS constitue un progrès considérable par rapport à la série 74S, puisqu'elle fonctionne plus rapidement en consommant un peu moins.

Quant à la série *74ALS*, elle représente une version perfectionnée de la série *74LS*.

Pour résumer :

- ① Une diminution du délai de propagation (augmentation de la vitesse) implique une augmentation de la consommation et vice-versa ;
- ② Une bonne vitesse de propagation, une bonne immunité contre le bruit et un faible coût, font de la famille *TTL* une des plus populaires au niveau des circuits **Small Scale Integration - SSI** et **Medium Scale Integration - MSI** ;
- ③ Lorsqu'une nouvelle série constitue un progrès considérable par rapport à une série existante (exemple: *74ALS* et *74LS*), le prix des pièces de cette nouvelle série augmente inévitablement.

1.3 Famille et sous familles CMOS

Plutôt que d'utiliser le transistor bipolaire, la technologie *CMOS* utilise le transistor unipolaire, i.e. le transistor à effet de champ unipolaire (*MOSFET* à canal *P* et à canal *N*). La logique *CMOS* s'impose de plus en plus dans le secteur des dispositifs *MSI* principalement aux dépens de la famille *TTL*, qu'elle concurrence directement. Le procédé de fabrication des *CMOS* (i.e. la réalisation physique) est plus simple que celui des *TTL*, ce qui permet donc, de mettre plus de circuits par unité de surface et de réduire le coût par fonction. Les *CMOS* ne consomment seulement qu'une fraction de l'énergie (puissance) dissipée par la série *TTL* faible consommation (*74L*) et conviennent donc parfaitement aux applications fonctionnant sur pile ou dont l'alimentation de secours est sur pile. Normalement, la vitesse de fonctionnement des *CMOS* est inférieure au *TTL*, mais la nouvelle série *CMOS* rapide, concurrence désormais *74* et *74LS*.

1.3.1 Consommation statique et dynamique

Contrairement au *TTL*, nous devons faire la différence entre consommation statique et dynamique. Quand un circuit logique *CMOS* est dans un état statique ou en régime continu (ne change pas d'état), sa consommation est extrêmement faible. Par exemple, cette consommation ne dépasse pas $2,5 \text{ nW}$. (Attention! C'est nW et non de mW comme en *TTL*). Cependant, cette consommation demeure faible tant que nous sommes en régime continu et elle augmente proportionnellement avec la fréquence de commutation des circuits. Par exemple, une porte *NONET CMOS* dont la puissance dissipée P_D est de 10 nW en régime continu se retrouve avec un P_D de $0,1 \text{ mW}$ à la fréquence de 100 kHz , et de 1 mW à 1 MHz .

1.3.2 CMOS, série 74C

Cette série *CMOS* est compatible broche à broche avec la série *TTL* de même numéro et réalise les mêmes fonctions. Par exemple, le *74C74* renferme deux bascules D dé-

clenchées par un signal, et le *TTL 7474* est aussi une puce renfermant deux bascules *D* déclenchées par un signal. Une majorité de fonctions réalisées en version *TTL* se retrouvent dans la version *CMOS*. Il est donc possible de remplacer des circuits *TTL* par une réalisation *CMOS* équivalente. Le temps de propagation typique est d'environ 50 ns/porte et la dissipation de puissance est de $0,1 \text{ mW}$ à 100 kHz .

1.3.3 High Speed CMOS (CMOS rapide), série 74HC

Il s'agit d'une version améliorée de la série *74C*, le perfectionnement majeur étant une multiplication par dix de la vitesse de commutation. La vitesse de ces dispositifs se compare à celle des dispositifs de la série *TTL 74LS*. Le temps de propagation typique est d'environ 18 ns/porte et la dissipation de puissance est de $0,06 \text{ mW}$ à 100 kHz .

1.3.4 High Speed CMOS

High Speed *CMOS*, *TTL* compatible (*CMOS* rapide compatible *TTL*), série *74HCT* qui est une autre série de *CMOS* rapides. La grande différence avec la série précédente est que la *74HCT* a été étudiée pour être compatible en tension avec les dispositifs *TTL*. Autrement dit, nous pouvons directement nous raccorder à des dispositifs *TTL*. Comme nous le verrons, ce n'est pas vrai pour les autres séries *CMOS*.

Pour résumer :

Bien que la famille *CMOS* semble en voie de supplanter le *TTL*, il faut toutefois noter un désavantage sérieux, qui est la très haute impédance d'entrée de ces composantes et qui les rend très fragiles ; en effet, en manipulant un circuit *CMOS*, nous pouvons facilement lui appliquer une charge statique qui ne se déchargera pas dans les composantes et qui risque de la brûler. Même si des diodes de protection sont incluses dans la composante, il est préférable de les manipuler en portant un bracelet de mise à la terre. De plus, encore beaucoup de recherche reste à faire du côté des circuits *CMOS*. En particulier, plus le circuit est complexe (1.000.000 de portes et plus) et plus la fréquence de l'horloge augmente (par exemple 200 MHz), plus la puissance dissipée augmente. Ceci s'exprime simplement par $P = CV^2f$ où C représente la capacitance des interconnexions du réseau de distribution d'horloge (e.g. plus un circuit est complexe plus la capacitance augmente), V représente l'alimentation (fixe à 3 Volts) et f représente la fréquence de l'horloge. De nos jours un circuit (puce) **Very Large Scale Integration - VLSI** peut supporter (évacuer) jusqu'à environ 10 W/cm^2 . Autrement dit, si pour un circuit donné CV^2f est plus grand que 10 W/cm^2 , le fonctionnement de ce même circuit n'est pas garanti.

1.4 Comparaison CMOS et TLL pour la marge de bruit

Comme vous l'avez sans doute remarqué, jusqu'à maintenant, nous avons surtout comparé les caractéristiques de temps de propagation et de dissipation de puissance. Exam-

inons la marge de sensibilité aux bruits. Le Tableau 1.4.1 compare les marges de sensibilité aux bruits entre les principales séries de circuits intégrés numériques.

Tableau 1.4.1 *Bruit versus familles.*

Marge aux bruits	74HC	74	74S	74LS	74AS	74ALS
$\min(M_H, M_B)$ Volt	0,9	0,4	0,3	0,3	0,3	0,4

On peut donc remarquer par ce tableau que les marges de sensibilité aux bruits pour les circuits *CMOS* sont donc, meilleures par rapport à celles des circuits *TTL*. En effet, les *CMOS* sont particulièrement intéressants pour les applications que l'on doit monter dans les milieux très parasités (donc, où il y a beaucoup de bruit) ; par exemple, à proximité d'un moteur électrique.

1.5 Complexité des circuits intégrés

Les circuits intégrés (*TTL* ou *CMOS* ou autres) sont souvent désignés selon le nombre de portes logiques équivalentes intégrées sur la puce (par exemple, en multipliant par 10, nous obtenons le nombre de transistors). Nous retenons habituellement cinq niveaux de complexité (Tableau 1.5.1). La famille *TTL* domine particulièrement les dispositifs *SSI* et *MSI*, tandis que la famille *CMOS*, domine les dispositifs *LSI*, *VLSI* et *ULSI*. Par exemple, un microprocesseurs 68.000 (plus de 10.000 portes) sera principalement réalisé en *CMOS*.

Tableau 1.5.1 *Complexité versus nombre de portes.*

Complexité	Nombre de portes
Intégration à petite échelle (<i>SSI</i>)	Moins de 12.
Intégration à moyenne échelle (<i>MSI</i>)	12 à 99.
Intégration à grande échelle (<i>LSI</i>)	100 à 9.999.
Intégration à très grande échelle (<i>VLSI</i>)	10.000 à 99.999.
Intégration à ultra grande échelle (<i>ULSI</i> *)	Plus de 100.000.

*En 2000, la technologie permet jusqu'à 10 millions de portes sur une même puce.

1.6 Caractéristique de transfert du transistor bipolaire à émetteur commun

$$V_{IN} = (V_{CC} - V_{CE}) \times \frac{R1}{\beta \times R2} + 0,6$$
 lorsqu'on est en mode actif ou linéaire. Le mode de fonctionnement du transistor est illustré par le Tableau 1.6.1.

Tableau 1.6.1 *Mode de fonctionnement du transistor.*

V_{CE}	V_{IN}	Mode de fonctionnement du transistor
5 Volt	< 0,6 Volt	Bloqué
4 Volt	0,88 Volt	Actif
3 Volt	1,16 Volt	Actif
2 Volt	1,44 Volt	Actif
1 Volt	1,72 Volt	Actif
0,3 Volt	1,916 Volt	Actif
0,2 Volt	> 2 Volt	Saturé

On en déduit donc les marges de bruit suivantes :

- ① $V_{OL_{max}} = 0,3$ Volt. Nous incluons 0,3 Volt si nous voulons éviter de toujours fonctionner en mode saturé ;
- ② $V_{IL_{max}} = 0,5$ Volt. Car à 0,6 Volt le transistor devient actif ;
- ③ $V_{OH_{min}} = 2$ Volt. Si nous voulons une sortance d'au moins 5 ;
- ④ $V_{IH_{min}} = 2$ Volt. Si nous voulons à nouveau éviter la saturation.

Nous pouvons conclure :

$$M_L = V_{IL_{max}} - V_{OL_{max}} = 0,2 \text{ Volt}$$

$$M_H = V_{OH_{min}} - V_{IH_{min}} = 0 \text{ Volt.}$$

Nous avons donc un inverseur très sensible au bruits. Nous aurions pu prendre aussi $V_{OL_{max}} = 0,5$ Volt pour être encore plus certain de toujours fonctionner en mode linéaire mais dans un tel cas $M_L = 0$ Volt.

1.7 Remerciements

Je tiens à remercier P. GAGNAT qui m'a apporté une aide précieuse pendant la phase de correction.

TABLE DES MATIÈRES

1 Familles Logiques	1
1.1 Introduction	1
1.1.1 Caractéristiques des familles logiques	2
1.1.1.1 Marge de bruit	3
1.1.1.2 Sortance (fan-out)	5
1.2 Famille et sous-familles TTL	5
1.2.1 TTL Standard, série 74	6
1.2.2 Low-Power TTL (faible consommation), série 74L	6
1.2.3 High-Speed-TTL (rapide), série 74H	6
1.2.4 Schottky TTL, série 74S	6
1.2.5 Low-Power Schottky TTL (Schottky faible consommation), série 74LS	6
1.2.6 Advanced TTL Schottky (74AS) et Advanced Low Power Schottky (74ALS)	6
1.3 Famille et sous familles CMOS	7
1.3.1 Consommation statique et dynamique	7
1.3.2 CMOS, série 74C	7
1.3.3 High Speed CMOS (CMOS rapide), série 74HC	8
1.3.4 High Speed CMOS	8
1.4 Comparaison CMOS et TLL pour la marge de bruit	8
1.5 Complexité des circuits intégrés	9
1.6 Caractéristique de transfert du transistor bipolaire à émetteur commun	9
1.7 Remerciements	10